

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-013387

(43)Date of publication of application : 14.01.2000

(51)Int.Cl.

H04L 12/28
H04J 3/00
H04L 12/64
H04Q 3/00
H04Q 11/04

(21)Application number : 10-174677

(71)Applicant : FUJITSU LTD

(22)Date of filing : 22.06.1998

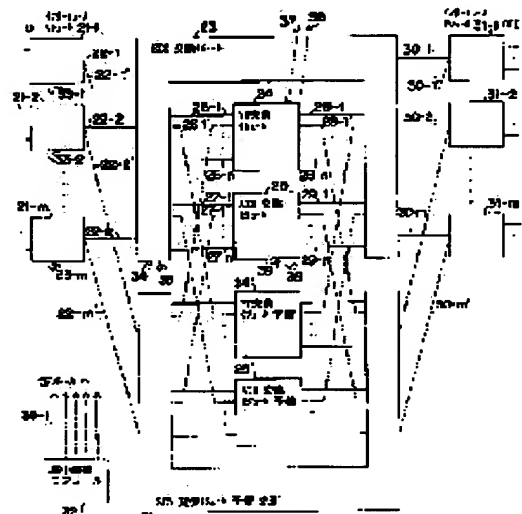
(72)Inventor : SHINBASHI MASAHIRO
MATSUNO TOMOYOSHI

(54) SYNCHRONOUS COMMUNICATION NETWORK TRANSMITTER PROVIDED WITH EXCHANGE FUNCTION OF ASYNCHRONOUS COMMUNICATION NETWORK

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a small-sized inexpensive transmitter that keeps compatibility with a synchronous transfer mode STM access device placed in a conventional STM network, receives access of an ATM signal, efficiently processes the STM signal and the ATM signal and has provision flexibly for a change in the capacity and kinds of services.

SOLUTION: Data such as synchronous transport signal STS, DS1 (electric signal: 1.544 MHz), and LAN packet are given to interface modules 21-1-21-m, where the data are selected into a signal, which is converted into an STS signal and exchanged in a level of STS by an STS exchange module 23 and into a virtual tributary TV or an ATM signal, which is exchanged by a VT exchange module 24 or an ATM exchange module 25. Which STS signal is sent to the VT exchange module 24 or the ATM exchange module 25 is preset by the operator by using a central control module 32 based on intelligence of the network.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-13387

(P2000-13387A)

(43) 公開日 平成12年1月14日 (2000.1.14)

(51) Int.Cl. ⁷	識別記号	F I	ノート (参考)
H 0 4 L 12/28		H 0 4 L 11/20	D 5 K 0 2 8
H 0 4 J 3/00		H 0 4 J 3/00	U 5 K 0 3 0
H 0 4 L 12/64		H 0 4 Q 3/00	5 K 0 6 9
H 0 4 Q 3/00		H 0 4 L 11/20	A
11/04		H 0 4 Q 11/04	P
審査請求 未請求 請求項の数 8 O L (全 21 頁)			

(21) 出願番号 特願平10-174677

(22) 出願日 平成10年6月22日 (1998.6.22)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 新橋 雅宏

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 松野 知愛

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 100074099

弁理士 大昔 義之 (外1名)

最終頁に続く

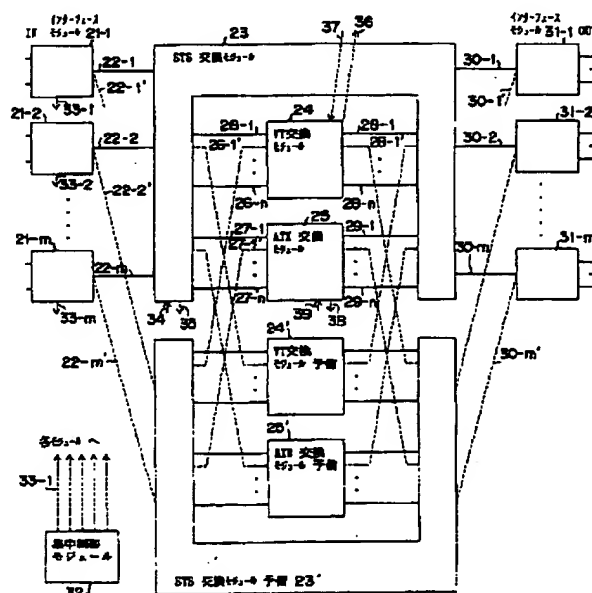
(54) 【発明の名称】 非同期通信網の交換機能を備えた同期通信網伝送装置

(57) 【要約】

【課題】従来のSTMネットワークに置かれるSTMアクセス装置に、その親和性を保ちながらATM信号のアクセスを取り込み、STM信号とATM信号のそれぞれの処理を効率的に行い、サービスの種類及び容量の変化に柔軟に対応しうる、小型で、安価な装置を提供する。

【解決手段】STS、DS1、LAN/パケット等のデータは、インタフェースモジュール21-1~21-mでSTS信号に変換され、STS交換モジュール23によってSTSのレベルで交換されるものと、VT交換モジュール24、ATM交換モジュール25で交換されるVT、あるいはATM信号を含むものとに選別される。いずれのSTS信号をVT交換モジュール24やATM交換モジュール25に送るかは、オペレータが集中制御モジュール32を使い、ネットワークに関する知識を基に予め設定する。

本発明の統合ノードの一実施形態を示す図



【特許請求の範囲】

【請求項1】同期通信網、非同期通信網及びデータ系サービス等をサポートするインタフェース手段と、同期通信網のフレームレベルと、同期通信網の下層フレームレベル、及び、非同期通信網のフレームレベルの両方あるいは一方の交換処理を行う交換手段と、前記インタフェース手段と前記交換手段が冗長構成を取った場合の切り替え制御を含む各種制御を行う集中制御手段を備え、

上記インタフェース手段、交換手段、及び集中制御手段の組合せにより同期通信網専用伝送装置、非同期通信網専用交換伝送装置、或いは同期／非同期混合交換伝送装置として機能することを特徴とする伝送装置。

【請求項2】前記交換手段は、同期通信網のフレーム交換用の第1の交換モジュールと、同期通信網の下層フレーム交換用の第2の交換モジュールと、非同期通信網のフレーム交換用の第3の交換モジュールとからなり、該第1～第3の交換モジュールを個別に冗長化されたモジュールとすることにより、各交換モジュールが独立して障害時の切り替えを行うことを特徴とする請求項1に記載の伝送装置。

【請求項3】前記第1の交換モジュールはSONETのSTSを単位とする交換を行うSTS交換モジュールであり、前記第2の交換モジュールはVTを単位とする交換を行うVT交換モジュールであり、前記第3の交換モジュールはATMセルを単位として交換を行うATM交換モジュールであり、全ての信号は一旦STS信号に変換されたから、それぞれ変換及び交換処理が行われることを特徴とする請求項2に記載の伝送装置。

【請求項4】前記第1～第3の交換モジュール間のモジュール間インタフェース信号を共通化することにより、複数種類のインタフェースをインタフェースを取り付けるべき位置の内の任意の位置に実装可能とし、また異なる種類の交換モジュールを同じ位置に実装可能としたことを特徴とする請求項2に記載の伝送装置。

【請求項5】異なる種類の交換モジュールの実装位置を同じ場所とすることが出来るようにすることにより、ATM交換モジュールまたはVT交換モジュールを必要とするサービス用途及び容量に合わせて、漸次各交換モジュールを追加することを可能とする請求項3に記載の伝送装置。

【請求項6】各モジュールの障害情報の収集及びモジュールの切り替え制御を集中的に行う切り替え制御モジュールを更に備え、共通のモジュール間インタフェースにより、各種インタフェース・モジュール及び複数種類のスイッチモジュールの構成を1+1冗長構成または冗長無しの構成に任意に設定できることを特徴とする請求項2に記載の伝送装置。

【請求項7】前記第1～第3の交換モジュールが冗長無し構成を選択した場合には、交換容量が冗長化を行った場合の二倍となるように構成可能であることを特徴とする請求項6に記載の伝送装置。

【請求項8】前記インタフェース手段において変換された信号は、全て一旦STS交換モジュールに接続され、STSスイッチモジュール内でSTS信号のまま交換され、再度インタフェース手段に接続されるもの、VT交換モジュールに接続され、VTレベルに交換され、再度STSスイッチモジュールを経由してインタフェース手段に接続されるもの、及び、ATM交換モジュールに接続され、ATM交換を行われた後、再度STSスイッチモジュールを経由してインタフェース手段に接続されるもののいずれかに任意に振り分けられる構成を有することを特徴とする請求項3に記載の伝送装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はBroadband ISDN (Broadband ISDN) の伝送装置に関する。

【0002】

【従来の技術】公衆伝送網において、電話（音声）信号や様々なデータ情報はSTM (Synchronous Transfer Mode) 形式として、SDH (Synchronous Digital Hierarchy) やSONET (Synchronous Optical Network) のインフラストラクチャーの中で伝送され取り扱われている。これらのSTM形式のサービス信号は各伝送装置において、SONETのフレーム形式であるSTS (Synchronous Transport Signal: 51.84MHz) レベルやVT (Virtual Tributary: 1.726MHz) レベルにおいてアクセスされる。また、外部インタフェースは、OC-48 (光信号: 2.4GHz)、OC-12 (光信号: 600MHz)、OC-3 (光信号: 150MHz)、DS3 (電気信号: 44.736MHz)、DS1 (電気信号: 1.544MHz) 等、使用する信号フォーマットは多様である。

【0003】更に近年伝送路や伝送機器の帯域の有効利用のためにATM (Asynchronous Transfer Mode) の信号形式によるデータ情報サービスが実用化され、公衆伝送網においても、端局中継装置や交換機にてこのATM信号を運ぶパイプとしてだけでなく、STM信号と同様ATM信号もアクセスできることが今後のネットワーク運用上望まれている。すなわちATMスイッチ機能、及び、10Base-T、100Base-T、Frame Relay、DS1-UNI、DS3-UNI、OC-3UNI、等の多様なデータ系インタフェース機能が要求されている。

【0004】実際の運用にあたっては、既存のサービスを運用しつつ段階的にATM等の新サービスを導入するケースが大半であり、また特にデータサービス関連産業においては、様々なサービスプロバイダーの新規参入が

相次ぎ、装置の使用形態が多様化している。従って、装置のアップグレードビリティ、及びフレキシビリティが求められている。

【0005】ATMとSTMを共に収容できる従来の交換伝送装置は、例えば、特開平1-148000号公報に記載されている。以下に、この公報に開示されているSTM/ATMハイブリッド交換伝送装置について簡単に説明する。

【0006】図17は、従来のSTMとATMを混在したネットワーク例を示す図である。同図において、STM/ATMの信号は物理的な伝送媒体にSONETのフレームフォーマットを使用する限り、STS-1×N単位のアド・ドロップ・マルチプレクサ(ADM)やソネット・マルチプレクサ(SONET MUX)によって同一の光ファイバでSTMとATMを運ぶことができるがATMアクセス機能は持たない。ATMを使用する端末同士の通信のためには、ATM交換機を経由するかATM・マルチプレクサ(ATM MUX)にATMの交換機能を持たなければならないが、この場合光ファイバなどの伝送路の帯域を無駄にし、それぞれの端局や多重化装置が多数必要となる。

【0007】すなわち、ATM端末である同図の端末201と端末202が通信を行おうとすると、ATM MUX205が交換機能を有している場合には、端末201-ATM MUX-端末202という経路で通信を行うことができる。しかし、ATM MUX205が交換機能を持たない場合には、同図の(1)の経路で示されるように、端末201から送出されたATMセルは、ATM MUX205、SONET ADM/MUX204、206を介して、ATM交換機であるBB交換機(ブロードバンド交換機)203まで送らなくてはならない。BB交換機203では、ATMセルの交換を行い、再び、SONET ADM/MUX206、204、及びATM MUX205を介して端末202にATMセルが送達される。

【0008】このように、従来のSTM/ATM混在ネットワークでは、ATM MUX205が交換機能を持たない場合には、1つのATM MUX205に接続される端末201と202の通信のために、幹線伝送路を使わなくてはならず、幹線伝送路の光ファイバの伝送帯域を無駄に使用していることになってしまう。また、ATM MUX205に交換機能を持たせるためには、ATM MUX205のハードウェア構成が複雑化すると共に、コストも上昇する。また、ATM端末を収容する全てのATM MUXに同様に機能を含めなければならないので、ネットワーク全体のコストの上昇も引き起こす。

【0009】以下に、上記公開公報に記載された従来のSTM/ATMハイブリッド交換伝送装置について概略説明する。詳細は、当該公報を参照されたい。図18

は、従来のSTM/ATMハイブリッド交換伝送装置の例を示す図である。

【0010】同図において、191はハイウェイで、このハイウェイ191は複数本設けられており、各ハイウェイ191上にはSTM情報とATM情報とが多重されている。192、193は時間スロット位相交換手段、195は時分割スロット交換装置、197は、時分割交換装置である。この時分割交換装置197は、時間スロット位相交換手段192、193と時分割スロット交換装置195とを有している。

【0011】ここで、時間スロット位相交換手段192は、各入線ハイウェイ191毎に設けられると共に、時間スロット位相交換手段193は各出線ハイウェイ191毎に設けられて、これらの時間スロット位相交換手段192、193はそれぞれ各ハイウェイ191内における時間スロットの位相の交換を行うものである。

【0012】また、時分割スロット交換装置195はハイウェイ191間の時間スロットの交換を行うものである。そして、この時分割スロット交換装置195で、STM情報とATM情報との分離と、STM情報のハイウェイ191間の時間スロットの交換とが行われるが、更にこの時分割スロット交換装置195は非同期転送モード情報交換装置(ATM交換装置)196からの出力を受けてSTM情報とATM情報とを多重交換する機能を有している。

【0013】196は、ATM交換装置で、このATM交換装置196は時分割交換装置197の時分割スロット交換装置195によって分離されたATM情報を交換する。

【0014】この構成では、時間スロット位相交換手段192及び時分割スロット交換装置195のSTMスイッチ部及びATM交換装置196のATMスイッチ部の容量が固定的であるため、STM、ATMそれぞれの容量の変化に対応するためにはハード規模が大きくなり、且つ非効率である。STMまたはATM専用機として使用する場合には、不要な構成が付加されていることになるので、コスト的に困難である。また、STMスイッチ部では、スイッチの最小単位が固定されているため、例えばDS1(1.544MHz)のような細かいレベルまでスイッチを行おうとするとハードウェアが複雑になってしまう。更に冗長構成をとる場合には全ハードウェアを二重化せねばならず、一部分の障害に対しても全体が切り替わってしまう為、信頼性が低下する。

【0015】

【発明が解決しようとする課題】これまでSTM信号とATM信号を取り扱う端局装置や交換機は、それぞれ別々の装置で構成され、それらの個別装置の組合せで両者のサービスを取り扱ったり、STM信号を強制的にATMセルの形式に変換してSTM信号をATM信号のアクセスと共通のハードウェア上でアクセス/交換する手法

が幾つか考えられている。

【0016】しかし、既存のSTMのためのSONET ADM (Add/Drop Multiplexer) やATMアクセスノード／交換機で構成されるネットワークとの親和性、各装置の多岐にわたるサービス・インタフェースへの対応を実現するためには、従来の方法ではネットワークに置かれるノード（装置）が冗長になり、非効率的なネットワーク構成になったり、STM信号をATMセルという異種形式の信号に変換したりするために、装置構成が複雑になり、装置を小型に、安価に実現することができなかった。

【0017】またSTM／ATM信号の双方の交換を可能とする特開平1-148000が示すようなSTM／ATMハイブリッド交換機の構成では、SONET、DS1、DS3といったSTMの従来のサービス、10Base-T、100Base-T、Frame Relayといったデータ系サービス、そしてOC3-UNI、DS3-UNIといったATMサービス等の多様なインタフェースに対し、ハード規模の無駄なしに、柔軟にサポートすることは困難である。同様に、STM／ATMスイッチの容量のバランスは各サービスプロバイダによって多様であり、段階的に大きく変化してゆくものである為、それら全てをサポートする為のハードウェアの規模は大きくなり、高コスト、大設置スペースは免れない。特に、ATMスイッチはその容量次第でコストが大きく変わるものである。また、これまでのSTM及びATMのアクセスのための保守形態の観点からも両者の互換性を保つことが困難であった。

【0018】本発明の課題は、従来のSTMネットワークに置かれるSTMアクセス装置に、その親和性を保ちながらATM信号のアクセスを取り込み、STM信号とATM信号のそれぞれの処理を効率的に行い、サービスの種類及び容量の変化に柔軟に対応しうる、小型で、安価な装置を提供することである。

【0019】

【課題を解決するための手段】本発明の伝送装置は、同期通信網、非同期通信網及びデータ系サービス等をサポートするインタフェース手段と、同期通信網のフレームレベルと、同期通信網の下層フレームレベル、及び、非同期通信網のフレームレベルの両方あるいは一方の交換処理を行う交換手段と、前記インタフェース手段と前記交換手段が冗長構成を取った場合の切り替え制御を含む各種制御を行う集中制御手段を備え、上記インタフェース手段、交換手段、及び集中制御手段の組合せにより同期通信網専用伝送装置、非同期通信網専用交換伝送装置、或いは同期／非同期混合交換伝送装置として機能することを特徴とする。

【0020】本発明によれば、交換手段として、同期通信網のフレームレベルと、同期通信網の下層フレームレベル、及び、非同期通信網のフレームレベルの両方ある

いは一方の交換処理を行うように構成されているので、同期通信網のフレームレベルでの交換機能を有すると共に、同期通信網のフレームレベル以外のフレーム単位での交換を可能にする。ここで、同期通信網のフレームレベルとは、例えば、SONETのSTSフレームであり、同期通信網の下層のフレームレベルとはVTレベルであり、非同期通信網のフレームレベルとはATMセルレベルである。

【0021】また、同期通信網のフレームレベルを各レベルの交換を行う手段間の共通インタフェースとすることにより、特別なインタフェースを新たに設ける必要はなく、IUTの勧告に基づいて簡易な回路構成で信号処理を行うことが出来る。

【0022】

【発明の実施の形態】図1は、本発明にしたがってSTM／ATM交換機能を一つのノード内に混在させた場合のネットワークの構成例を示す図である。

【0023】同図の幹線伝送路に接続されている統合ノードが、STM／ATM交換機能を共に有する本発明にしたがったノードである。例えば、ATM端末である端末10と11が通信を行う場合、端末10からのATMセルは、ATM MUXを経由して、統合ノード12に入力される。統合ノード12は、ATM交換機能を有しているので、ここでATMセルの交換が行われ、端末11に、端末10から送信されたATMセルを送信することが出来る。従って、BB交換機を経由する必要がないので、幹線伝送路の伝送帯域を無駄に使用することがない。すなわち、ATMを使用したサービスが大型のATM交換機を必要とせずにネットワーク内のATMセルのルーティングを行うことができるため伝送路の帯域を有効に使うことができる。また、1つの統合ノードで、STMとATMの交換機能を合わせて持つので、STMの交換機とATMの交換機とを別々に設ける必要がなく、STM／ATM両方のサービスをサポートするネットワークを構成するノード数や種類を減らすことができ、最終的にネットワークのコストを大幅に減少させることができる。

【0024】なお、統合ノードは同図に示されるように、ナローバンドISDN通信を収納することが出来、更に、通常のアナログ音声通信も、DLCにおいて、デジタル化することによって収納することが出来る。

【0025】図2は、本発明の統合ノードの一実施形態を示す図である。本発明の統合ノード（STM／ATMアクセス装置）においては、複数のチャネル、複数種類のサービスに対応するために複数のインタフェース・モジュール21-1～21-m、31-1～31-mと、SONETのSTSレベルのアクセス、VTレベルのアクセスおよびATMレベルのアクセスを行うための各交換モジュール23～25、23'～25'を有する。

【0026】外部からの様々な入力信号は21-1～2

1-mの対応するインタフェースモジュールにて終端され、22-1から22-mの統一されたモジュール間インタフェース信号（例えば、STS-12フォーマット：600MHz LVDSシリアルインタフェース）に変換される。実線は現用STS交換モジュール23とのモジュール間インタフェース、破線は予備STS交換モジュール23'とのインタフェースを示しそれぞれ同一の信号である。尚、インタフェースモジュールの動作詳細は後述する。

【0027】あるインタフェースモジュールのペア（例えば21-3、21-4）は、それぞれ現用／予備として動作し、また別のペア（例えば21-5、21-6）は、リングのEAST、WESTとして動作し、更に別のペア（例えば21-7と21-8）は、それぞれ別な信号バスとして独立に動作するということが設定により可能である。そのために集中制御モジュール32が存在し、共通制御バス33-1、・・・33-mを経由して各インタフェースモジュールの障害情報を収集することにより、現用予備の切替（APS：Automatic Protection Switch）及びリングのバススイッチ（PSR：Protected Switched Ring）のトリガを生成し、実際のバスの切替を行うSTS交換モジュール23に制御バス34を経由してトリガを供給する。また集中制御モジュール32はSTS交換モジュール23が検出する共通モジュール間インタフェース22-1～22-mの障害情報も制御バス35を経由して収集し、それに従い制御バス34を経由して切替トリガをSTS交換モジュール23に供給する。

【0028】共通なモジュール間インタフェース22-1～22-mから信号を受け取ったSTSスイッチモジュール23はスイッチを必要とする信号についてはトリガ情報に従いスイッチを行った後、設定情報に従いSTS-1レベルでのクロスコネクトを行い、スルーのものは共通モジュール間インタフェース30-1～30-mへ、更にVTレベルクロスコネクトを行う信号は共通モジュール間インタフェース26-1～26-nへ、そしてATM交換を行う共通モジュール間インタフェース27-1～27-nへ送出する。また22-1、・・・、22-mと同一の信号の22-1'、・・・、22-m'は予備系のSTSスイッチモジュール23'に入り、現用系と同様に処理される。尚STS交換モジュール23の内部動作は後述する。

【0029】集中制御モジュール32は、本実施形態のSTM/ATMアクセス装置の保守等を行うオペレータが、各モジュールにバスの設定その他を行うものであり、制御盤と呼ぶべきものである。

【0030】VT交換モジュール24は、共通モジュール間インタフェース26-1～26-n（現用）、26-1'～26-n'（予備）の障害を検出して障害情報を制御バス36により集中制御モジュール32に提供

し、その結果、切替トリガを貰って26-i（現用）、26-i'（予備）（i=1・・・n）間の切替を行う。VTレベル（1.726MHz）のクロスコネクトを行った後、共通モジュール間インタフェース28-1、・・・、28-n（現用）、28-1'、・・・、28-n'（予備）へ信号を送出する。

【0031】更に、VT交換モジュール24は、共通モジュール間インタフェース26-1～26-nから入ってきたVTフレームを交換し、共通モジュール間インタフェース28-1～28-nに出力する。VT交換モジュール24に入力されるVTフレームは、STS交換モジュール23内部で、STSフレームからVTフレームに変換されて出力されるもので、共通モジュール間インタフェース28-1～28-nに出力されたVTフレームはSTS交換モジュール23に入力され、再びSTSフレームに再構築される。

【0032】ATM交換モジュール25も同様に共通モジュール間インタフェース27-1、・・・27-n（現用）、27-1'、・・・、27-n'（予備）の障害検出及び切替を行った後、ATM交換（詳細後述）を行い、29-1、・・・、29-n（現用）、29-1'、・・・、29-n'（予備）へ信号を送出する。またATM交換方式は特開平1-148000に示された自己ルーティングスイッチや、共通メモリ方式、共通バス方式等が用いられる。

【0033】現用VT交換モジュールからの共通モジュール間インタフェース28-1、・・・、28-n及び予備系VT交換モジュールからの共通モジュール間インタフェース28-1'、・・・、28-n'の双方はSTS交換モジュール23に入り他のモジュール間インタフェースと同様に集中制御モジュールからのトリガによりスイッチを行う。そこで再度STSクロスコネクトを行い、共通モジュール間インタフェース30-1、・・・、30-mを経由してインタフェースモジュール31-1、・・・、31-mへ信号を渡す。そこで外部インタフェースの信号に変換された信号が外部へ送出される。なおインタフェースモジュール31-1、・・・、31-mは集中制御モジュール32からの切替情報により信号30-i、又は30-i'（i=1～n）のうち適当な方を選択する。

【0034】ATMセルを取り扱うサービスの物理レイヤとしては、イーサネット等のパケットを扱うLAN信号、DS1/DS3 UNI（User Network Interface）やDS1/DS3信号を使用したフレームリレー・サービス等がある。またSONETの光インタフェースを使用した、OC-3UNIやOC-N信号の中のSTS-1にATMセルがマッピングされた場合も考えられる。

【0035】図3～図8は、図2において、各ポイントにおいてデータフレームがどのように変化していくかを

説明する図である。図3は、図2の構成において、データフレームがどの地点でそのようになっているかを説明するために各地点を示す図である。

【0036】(1)～(3)は、インタフェースカード(モジュール)1～nの前段において、データフレームの様子を示す地点である。(4)～(6)は、インタフェースカード1～nを通過した後のそれぞれのデータフレームの様子を示す地点である。

【0037】(7)、(8)は、STS交換モジュールを通過後、VT交換モジュールあるいは、ATM交換モジュールに入力される手前でのデータフレームの様子を示す地点であり、共通モジュール間インタフェース上の地点である。

【0038】(9)、(10)は、同じく共通モジュール間インタフェース上の地点であり、VT交換モジュール、あるいは、ATM交換モジュールを通過した後のデータフレームの様子を見る点である。

【0039】(11)～(13)は、STS交換モジュールから出力されたデータフレームの様子をそれぞれ見る点で、共通モジュール間インタフェース上の点である。(14)～(16)は、インタフェースカード1'～n'から出力されたデータフレームの様子を見る地点である。このインタフェースカード1'～n'から出力されたデータフレームは伝送路へと出力されていく。

【0040】図4は、データフレームの様子を示す図(その1)である。同図の(1)は、図3の(1)の地点でのデータフレームの様子を示す図であり、STS-1フレームがそのままインタフェースカード1に入力されている様子を示している。使用している光信号はOC-12を仮定しており、STS-1フレームが12個つながって、1つのOC-12のデータフレームを形成している。

【0041】同図の(2)は、図3の(2)の地点でのデータフレームの様子を示す図である。インタフェースカード2には、DS1信号のチャンネル1～14が入力されるように示されている。この場合、DS1のデータフレームには、様々な形態のフレームがマッピングされている可能性がある。同図の(2)の場合には、チャンネル1と14には、STM信号のフレームが示されており、チャンネル2、3にはATMセルがマッピングされている場合を示している。STMフレーム(同図の場合DS1フレーム)が送信されてきている場合には、インタフェースカード2内で、STMフレームをVTフレームにマッピングし直す。ATMセルが送られてきている場合には、STMフレームからATMセルを抜き出す。

【0042】同図の(3)は、図3の(3)の地点でのデータフレームの様子を示す図である。インタフェースカードnには、チャンネル1～4を収容しており、LANに使用されるデータパケットが入力される。LANのパケットは、STMでもATMでもないの、インタフェ

ースカードn内部で、LANのパケットからATMセルに変換される。

【0043】図5は、データフレームの様子を示す図(その2)である。インタフェースカード1～nを通過したデータは、一旦STS交換モジュールに入力されるので、インタフェースカード1～n内で、全てのデータフレームが、STSフレームに移し替えられる。同図の場合には、STS-12を使用している。従って、

(4)に示されるように、STS-12にはSTS-1が12個含まれる。

【0044】また、同図(5)に示されるように、VT信号にマッピングされたデータは、チャンネル1～14の信号が、STS-1フレームに更に入れ込まれていると共に、ATMセルは、STS-12にマッピングされてSTS-1に収納されている。

【0045】また、LANデータパケットを受け取ったインタフェースカードnは、これをATMセルに変換したので、同図(6)に示されるように、STS-1フレームにATMセルがマッピングされて、STS交換モジュールに入力される。

【0046】図6は、データフレームの様子を示す図(その3)である。同図の(7)は、VT信号がマッピングされたSTS-12信号であり、図3の(7)の地点におけるデータフレームの様子を示している。このSTS-12フレームは、VTがマッピングされていることが予めオペレータによって認識されており、集中制御モジュール32からの入力によって、STS交換モジュールでは、交換処理が行われず、そのままVT交換モジュールに入力されるように制御される。同図の(8)のATMセルがマッピングされたSTS-12フレームも同様であって、集中制御モジュール32からの入力によって、STS交換モジュールにおいては交換処理されずに、ATM交換モジュールに入力される。

【0047】同図の(9)は、VT交換モジュールを通過後のデータフレームの様子を示す。VT交換モジュール内では、VTフレーム単位で交換が行われるが、出力される場合には、STS交換モジュールとのインタフェースを一致させる必要があるの、STSフレームにのせ直して出力される。同図ではSTSフレームとしてSTS-12が例示されており、STS-12内にはSTS-1フレームが12個含まれている。このSTS-1フレーム内にVTフレームが詰め込まれている訳であるが、VT単位で交換を行った後であるので、入力した際の各VTフレームのSTSフレーム内の位置とは異なった位置に収納されて出力される。

【0048】同様に、同図の(10)は、ATM交換モジュールを通過後のデータフレームの様子を示す。ATM交換モジュール内では、ATMフレーム単位で交換が行われるが、出力される際にはSTSフレームにマッピングされて出力される。(9)の場合と同様に、STS

ー12には、STS-1が12個含まれており、各STS-1フレームには、ATMセルが収納されている。更に、ATMセルはATM交換モジュールで交換処理された後であるので、STS-12内で、ある特定のATMセルが占める位置は、交換前と異なる位置となる。STS-12は、同期信号のフレームであるので、予め定められたタイムスロットにそれぞれのデータがはめ込まれて送信される。従って、交換後の(9)や(10)の場合と、交換前の(7)や(8)と比較すると、特定のVTフレームあるいはATMセルの存在するタイムスロットが異なっていることになる。

【0049】図7は、データフレームの様子を示す図(その4)である。同図のデータフレームはSTS交換モジュールからインタフェースカード1'～n'の間での様子を示している。同図の(11)は、図3のSTM/ATMアクセス装置に入力した信号がSONETのSTSフレームを単位とした信号である場合であり、この場合には、STS交換モジュールで交換処理が行われ、VT交換モジュールやATM交換モジュールを通過することはない。従って、STS単位で交換が行われる。すなわち、STSフレーム(同図の(11))の場合、STS-1が12個で構成されたSTS-12がペイロードにデータを直接収納したまま交換され、交換後、そのまま出力される。

【0050】同図の(12)は、VT交換モジュールあるいはATM交換モジュールでVT単位あるいはATMセル単位で交換された後にSTS交換モジュールを介して出力された場合を示している。VT単位あるいはATMセル単位で交換されているので、1番目のSTS-1には、チャンネル1～14のVTが収納されており、2番目のSTS-1には、ATMセルがマッピングされている。このようなSTS-1が、未使用のものも含めてSTS-12を形成し、出力される。

【0051】同図の(13)は、LANのパケットが入力された場合に相当するSTS交換モジュールからの出力フレームを示している。前述したように、LANのパケットは、インタフェースカードでATMセルに再構成され、本実施形態のSTM/ATMアクセス装置に入力されるので、ATM交換モジュールによって交換処理されて出力される。従って、STS交換モジュールとのインタフェースを取る場合には、ATMセルが入力された場合と同じように、STS-1フレームにATMセルがマッピングされている。このように、ATMセルがマッピングされたSTS-1と未使用のSTS-1とを組み合わせることでSTS-12を構成し、STS交換モジュールからインタフェースカードに対して送出される。

【0052】図8は、データフレームの様子を示す図(その5)である。同図は、STS交換モジュールから出力されたSTSフレームを元の通信ネットワークに送出するために、データの変換をインタフェースカード

1'～n'において行った後の様子を示す図である。

【0053】同図の(14)は、光信号OC-12として入力された光信号を本実施形態のSTM/ATMアクセス装置で交換した後、インタフェースカード1'が出力するデータフレームの様子である。OC-12は、もともと光信号のデータフレームとしてSTSフレームを使用しているので、特に変換する必要はなく、STS交換モジュールから出力されたフレームをそのまま伝送路に送出している。

【0054】同図の(15)は、入力データ形式が、STMあるいはATM形式であった場合のインタフェースカード2'の出力データフレーム構成である。この場合には、1つのSTS-12の中に、VTを含むSTS-1とATMセルを含むSTS-1が混在しているので、これらを分解し、STM信号に関しては、VTフレームよりデータを抜き出し、DS1信号に変換して送出する。STS-1にATMセルとして含まれていた場合には、ATMセルをDS1にマッピングし、送出する。このような処理をチャンネル1～14に対して行い、それぞれの伝送路に送出する。

【0055】同図の(16)は、STM/ATMアクセス装置にLANパケットとして入力された信号を、インタフェースカードn'から再びLANに送出する場合を示している。LANパケットの場合には、ATMセルに変換して、STM/ATMアクセス装置内で交換していたので、今度は、ATMセルからLANパケットに逆に変換する。これをチャンネル1～4に対して行う。

【0056】以上の説明においては、ATMセル等を一旦STS-12に変換してから交換を行うという方式について説明したが、これは必ずしもSTS-12である必要はなく、適当なSTSフレームであれば良い。以上のように、一旦STSフレームに変換することによって、STS信号を特別な形式にしなくてもそのまま交換できるとともに、ATMセルやVT単位で交換するモジュールを設けることにより、ATMセル単位、あるいは、VT単位でも交換を行うことができる。特に、様々な形式のデータを統合的に交換処理するために一旦変換するデータフォーマットが特別なものではなく、STSフレームという標準化されたフレームであるので、その標準にしたがったデータ形式で通信を行う通信網の交換をそのまま行うことが出来ると共に、特別なデータ形式を導入しないので、特別な装置を高いコストをかけて製造する必要もなく、小型で安価なSTM/ATMアクセス装置を構成することができる。図9～図11は、各種のサービス信号を収容するインタフェース・モジュールの構成例を示す図である。

【0057】図9は、OC-M信号を収容するインタフェースモジュール(カード)の構成例である。OC-Mインタフェース・モジュールではOC-M信号が入力すると、SONET Section/Line終端部あ

るいは発生部90-1~90-nによってOC-M信号が終端され、終端された信号は電気信号に変換されてSTS DMUX/MUX部91-1~91-nに送られる。STS DMUX/MUX部91-1~91-nでは、OC-M信号で送られてきたSONETフレームをSTS-N(N=1, 3, 12)単位に分離する。分離されたSTS-N信号は、各PTR部92-1~92-(m+n)で、ペイロードのスリップが起こらないようにポインタ処理された後、STS MUX/DMUX部93で一つのSTS-N信号フォーマットに多重化され、STS交換モジュールと接続される。受信したSONETのオーバーヘッド情報は集中制御部(不図示)へ送られ、また逆に送信オーバーヘッド情報を集中制御部から貰う。

【0058】逆に、STS-N信号を受け取ると、STS MUX/DMUX部93でSTS-N信号がSTS-N(N=1, 3, 12)単位に分離され、PTR部92-1~92-(m+n)でポインタ処理され、STS DMUX/MUX部91-1~91-nで多重され、SONET Section/Line終端部/発生部90-1~90-nで光信号であるOC-M信号に変換されて伝送路に送出されていく。

【0059】図10は、DS1信号を收容する場合のインタフェースモジュールの構成例を示す図である。同図は、DS1 VTマップ/セルリレーインタフェースモジュールの場合である。DS1信号として入力された信号は、物理回線毎に設けられたDS1 Line終端部101-1~101-nで終端される。DS1 Line終端部101-1~101-nから出力された信号は、VT MUX/DMUX部102-1~102-n、及び、セル同期部103-1~103-nに入力される。この場合では、DS1信号はそれぞれの物理ポート毎にVTマッピングまたはATMセル・リレーサービスが、不図示の集中制御部からの設定により任意に設定され、それぞれが別々のSTS信号(例えばSTS-1の#1はVTマッピング、#2はATMマッピングというように)にマッピングされた後、STS MUX/DMUX(MAP/DMA)部104においてSTS-N信号として出力され、STS交換モジュールに接続される。各物理ポートの信号は、別々のSTS信号にマッピングされることにより、後段のスイッチモジュールにおいてSTSスイッチのみ、STS/VTスイッチ、STS/ATMスイッチの各任意のスイッチを行うことができるようになる。

【0060】同様に、STS-N信号として入力されたDS1信号は、各STS信号毎に、STS MUX/DMUX(MAP/DMA)部104によってATMセルあるいは、VT信号に分離される。分離された信号は、各回線毎に設けられるVTMUX/DMUX部102-1~102-n、及びセル同期部103-1~10

3-nに入力される。入力信号は、各出力物理回線に対応してVT信号をDS1信号に変換するか、ATMセルをDS1信号に変換するかが設定され、VTMUX/DMUX部102-1~102-nとセル同期部103-1~103-nのいずれかが動作し、DS1信号を生成する。生成されたDS1信号は、DS1 Line終端部101-1~101-nから伝送路にDS1信号として出力される。

【0061】図11は、LANパケットを收容するインタフェースモジュールの構成例を示す図である。LANインタフェースモジュールの場合、イーサネット等のLAN信号は各物理回線毎に、LAN終端部110-1~110-nにおいて、終端され、それぞれパケットがマイクロプロセッサ112によって制御されるSAR(Segment And Reassemble)111-1~111-nによりATMセル化され、個々のVPI/VCIに合わせてチャネル識別子が付加された後、STS MAP/DMA部113において、STS信号にマッピングされ、生成されたSTS-N信号がSTS交換モジュールに接続される。

【0062】逆に、LANパケットを收容するSTS-N信号が入力されると、STS MAP/DMA部113により、各物理回線毎にATMセルに分離され、SAR111-1~111-nにおいて、ATMセルからLANのパケットに変換される。そして、LAN終端部110-1~110-nにおいて、イーサネット等のLAN伝送路に送出される。

【0063】なお、本実施形態においては、IFモジュール、STSスイッチモジュール間インタフェースとしてSTS-12を使用している。データ系サービス信号と、従来のDS1がマッピングされたVT信号やSTS信号のAdd/Drop機能を装置中に混在させた場合、共通フォーマットとしてSTS-N(N=1, 3, 12)を使用するのが良い。その結果、バックプレーン上の各種インタフェースカードとの接続条件を共通化することが出来、また従来のSTS/VTアクセスとATMセルがマッピングされたSTS信号とを同等に容易にアクセスすることができ、インタフェースカードの物理的実装位置を柔軟に構成することができる。また後段のSTS交換モジュールでの信号処理を、インタフェースカードの種類によらず共通にすることが可能になる。

【0064】冗長構成を取りたい場合には、同種類の1対のインタフェース・カードを用意しSTS交換モジュールにてそれぞれのSTS-N信号の選択回路を設けることにより、他装置との接続リンクでの障害やカード自身の障害の時にも自動的に切替(選択)処理を行い1+1の冗長構成をとることができる。また顧客の設定次第で、この1対のインタフェース・カードを2つ独立したインタフェース・カードとして取り扱うことも可能である。

【0065】図12は、物理回線の冗長化構成を説明する図である。1+1冗長構成を取る場合には、1本の現用物理回線に対し、1本の予備物理回線を用意する。例えば、同図では、光伝送路121-1が現用物理回線であり、光伝送路121-2が予備物理回線である。なお、同図の構成においては、冗長構成を取る必要のない場合には、予備回線を現用回線として使用する2+0構成も可能なようになっている。

【0066】光伝送路121-1、121-2は、伝送されてきた信号を共通モジュール間インタフェースであるSTS-Nに変換するインタフェースモジュール122-1、122-2に接続される。インタフェースモジュール122-1、122-2では、受信した信号から障害情報を抽出し、制御バス123-1、123-2を介して、不図示の集中制御部に障害情報を提供する。集中制御部はこの障害情報に基づいて、現用/予備の切替を行うか否かを決定し、制御信号を送出する。また、インタフェースモジュール122-1、122-2から出力されたSTS-N信号は分岐され、一方が障害検出部126-1、126-2に入力される。障害検出部126-1、126-2は、STS交換モジュール127及びインタフェースモジュール122-1、122-2を含むSTM/ATMアクセス装置内の障害(LOS: Loss Of Signal、LOF: Loss Of Frame)を検出する。障害が発生していると判断された場合には、制御バス124を介して不図示の集中制御部に情報を送り、現用/予備の切替を行うか否かの指示を出す。

【0067】また、インタフェースモジュール122-1、122-2からのSTS-N信号は、選択回路128に入力され、制御バス125、129からの制御信号に基づいて現用/予備の切替を行う。光伝送路121-2からつながらる回線は、1+1冗長化を行う場合には、予備回線として使用でき、2+0構成をとる場合には、現用回線として使用する。

【0068】また、同図の場合には、送信信号132-1、132-2もインタフェースモジュール122-1、122-2を通過して光伝送路121-1、121-2に送出される構成となっている。これは、実装する場合には、インタフェースモジュール122-1、122-2は、入力用と出力用が1つのボードに構成されるためである。従って、光伝送路121-1、121-2はそれぞれ、上り回線と下り回線の2本が対になって構成されている。選択回路130は、やはり制御バス131から受け取る制御信号によって、送信伝送路の現用/予備を切り替える構成となっている。なお、上記説明で、現用/予備の切替は制御バスからの制御信号によると説明したが、この制御信号は、集中制御モジュール(不図示)で自動的に生成されてもよく、あるいは、本実施形態のSTM/ATMアクセス装置の管理者であるオペレ

ータが手動で制御信号を生成し、切替を行うようにしても良い。

【0069】同様に、DS1信号など電気信号を伝送する電気伝送路に対しても、インタフェースモジュール134-1、134-2は、上り回線と下り回線に対して1つのボードで構成されており、電気伝送路から受け取った電気信号をSTS-N信号に変換した後、あるいは、STS-N信号がインタフェースモジュール134-1、134-2に入力されるまでの構成は前述と同様なので説明を省略する。なお、同図においては、インタフェースモジュール134-1、134-2は、インタフェースモジュールそのものも冗長化構成をとることができるように構成されており、リレー等によって相互に切り替えるように出ることが示されている。このような構成は、当業者によれば容易に実現可能であると考えられるので、詳細な説明は省略する。インタフェースモジュール134-1、134-2を冗長化して使用できるようにしておけば、例えば、送受回路のいずれかが故障しても正常に信号伝送を行うことが出来る。もちろん、光伝送路に対するインタフェースモジュール122-1、122-2も同様に冗長化することが可能である。

【0070】光伝送路の場合は伝送媒体であるファイバ121-1、121-2がインタフェースモジュール122-1、122-2のそれぞれに対し独立に存在する。光伝送路障害はインタフェースモジュール122-1、122-2によって検出され制御バス123-1、123-2、・・・を経由して集中制御モジュールに通知される。また、モジュール間インタフェースの障害はSTS交換モジュール127内の障害検出部126-1、126-2、・・・(同図では2本であるが、実際には、入力される物理回線の数だけ設けられる)により検出される。集中制御モジュールはこれらの障害情報に従い、切替トリガを制御バス125により選択回路128に渡し、切替が行われる。なお、切替を行わない場合には選択回路128はスルーとなる。制御バス129により、1+1、2+0等の構成設定が行われ選択回路128が適切なスイッチを行う。送信(装置から外部へ出る方向)側の信号の流れは、制御バス131により構成設定が行われた選択回路130を通して132-1、132-2等の出力信号をインタフェースモジュール122-1、122-2に渡す。例えば1+1の場合には132-1をブリッジしてインタフェースカード122-1、122-2の双方に送り、2+0の場合には132-1、132-2をそれぞれインタフェースカード122-1、122-2に送る。

【0071】電気伝送路の場合は、伝送路が二重ではない為、切替方法は多少異なる。例えばDS3信号での1+1構成の場合は、現用側のDS3信号133-1がバックプレーン上で分岐して、現用側インタフェースモジ

ジュール134-1と予備側インタフェースモジュール134-2の双方に分配される。また2+0すなわちそれぞれ独立した信号を送る場合には、DS3信号133-1はインタフェースモジュール134-1、DS3信号133-2はインタフェースモジュール134-2にそれぞれ一対一に接続される。それらの設定は集中制御モジュールからの設定に従いインタフェースモジュール122-1、122-2内のリレー等で実現される。

【0072】図13は、STSスイッチモジュール詳細構成を示す図である。共通モジュール間インタフェース入力信号、すなわち、図13の141-1、・・・、141-m（図2で示された信号22-1、・・・、22-mに対応）は、APSを行う場合には、例えば141-1、141-2のペアはAPS SEL 142-1にて選択切替が行われた後STS DMUX 144に入る。それ以外の場合には、直接又はAPS SELをスルーしてSTS DMUX 144に入る。STS DEMUX 144において、例えば、STS-12からSTSクロスコネクットの最小単位であるSTS-1にDMUXされる。そこでVTスイッチを行う信号はDROPクロスコネクット145にはいりSTSレベルのクロスコネクットが行われ、STS MUX 147においてSTS-1から例えばSTS-12にMUXされた後、モジュール間インタフェース148-1、・・・、148-mを通してVT又はATM交換モジュールの現用、予備双方に信号が送出される。（図2の26-1、・・・、26-1'、・・・、27-1、・・・、27-1'、・・・）VT、ATMどちらのスイッチも行わない信号の場合は、スルークロスコネクット149においてSTSクロスコネクットが行われ、設定に従って、そのまま、或いは、PSW 146によるパススイッチの後、2:1 SEL 150を経由しSTS MUX 151にて、例えば、STS 12にMUXされ、共通モジュール間インタフェース152-1、・・・、152-mからインタフェースモジュール（IFモジュール）へ送られる。

【0073】VT又はATMスイッチモジュールからの信号153-1、・・・、153-m、及び、予備系からの信号153-1'、・・・、153-m'はセレクタ154にて選択された後、STS DMUX 155にてSTS-1レベルにDMUXされ、ADDクロスコネクット156にてSTSクロスコネクットが行われる。そして、2:1 SEL 150で選択された後STS MUX 151にて、例えばSTS-12の共通モジュール間インタフェースにMUXされ、152-1、・・・、152-nを通してインタフェースモジュールに信号が渡される。

【0074】2:1 SEL 150は、STS交換モジュールをSTS信号のまま交換され、出力される信号と、VT交換モジュールあるいはATM交換モジュールによって交換された信号のいずれかをインタフェースモジ

ールに送るかを選択するものであって、各物理回線毎にオペレータが不図示の集中制御モジュールによって予め設定しておくものである。

【0075】図14は、VT交換モジュールの詳細を示す図である。本構成例においては、STS交換モジュールからのDROP信号161-1、・・・、161-n（現用）、161-1'、・・・、161-n'（予備）（図13における148-1、・・・）は、まず集中制御モジュール（不図示）からの切替情報によりSEL 169-1、・・・、169-nにて選択された後、DMUX 162においてSTS-12からSTS-1、更にSTS-1からVTレベルに多重分離される。その時STS POH (Path OverHead) の情報は制御バス163を経由して集中制御モジュールに渡される。DMUX 162にて分割されたVTレベルの信号は、VTクロスコネクット164においてVTポインタの処理（VT PTRによる処理）及びVTレベルのクロスコネクットが行われる。その後165-1、・・・、165-nにより設定に応じてPath Switch（現用／予備切替）又はスルーが行われ、MUX 166にてVTからSTSレベルに多重される。その時集中制御モジュールからのSTS POH情報が制御バス167から供給され、付加される。最後に、共通モジュール間インタフェース168-1、・・・、168-nより再度STS交換モジュールへ渡される。この時STS交換モジュールの現用、予備の双方に同一の信号が送られる（図13、153-1、・・・、153-m、153-1'、・・・、153-m'に相当）。

【0076】図15は、ATM交換モジュールの詳細を示す図である。本構成例は共通メモリ方式の場合のものである。STS交換モジュールからのDROP信号171-1、・・・、171-n（現用）、171-1'、・・・、171-n'（予備）を、先ず集中制御モジュールからの切替情報に従いセレクタSEL 187-1、・・・、187-nにより選択し、そのSTS信号をセルデマッピング部172において終端すると同時に、STSのPOHを抽出して制御バス173を経由して集中制御モジュールに渡す。セルデマッピング部172においてSTSフォーマットから抽出された各ATMセルは、VCC部174、OAM部181、Signaling部182にそれぞれ振り分けられる。情報セルはVCC部174へ行き、マイクロプロセッサ183によりVPI/VCI等の情報が読み取られた後、バッファ175に一時的に保存される。バッファ175に一時的に保存されたセルは、マイクロプロセッサ183に読み出されて、VPI/VCI変換テーブルに従ってVPI/VCIが変換された後、そのVPI/VCIに適合するタイムスロットに充てられ、セルマッピング部185によりSTSフォーマットに変換され、共通モジュール間インタフェース187-1、・・・、187-nからST

S 交換モジュールへ送られる。この時 STS スイッチモジュールの現用、予備の双方に同一の信号が送られる。OAM セルは、OAM 部 181 において終端され、マイクロプロセッサ 183 に OAM 情報を通知し、逆にマイクロプロセッサ 183 から OAM 情報が OAM 部 181 に通知されて、OAM セルに変換され伝送路に送出される。Signaling セルは Signaling 部 182 にて終端され、シグナリング情報をマイクロプロセッサ 183 に通知し、逆にマイクロプロセッサ 183 から Signaling 部 182 にシグナリング情報が通知され、Signaling セルに変換し伝送路に送出される。UPC (Usage Parameter Control) 部 176 は、各 VC のトラフィックを Counter 184 を用いてカウントし、設定に応じて Cell Discard または CLP (Cell Loss Priority) の変更が、Cell Discard 部 178 に対して行われる。Rate Calculate 部 180 において各種統計情報が集められ、Multicast 部 179 においては、Point-to-Multipoint プロセスを行う。バッファ 175 内における ATM セルの交換処理は、全て Buffer Controller 177 の制御によって行う。

【0077】図 16 は、STS-N 信号のフォーマットを示す図である。STS 交換モジュールには STS バスのモニタ回路、VT 交換モジュールには VT バスのモニタ回路を設け、設定された 1 対の Working バスと Protection バスを常時監視し、正常なバスを自動的に選択することによりバス保護切替機能を提供することができる。この機能は現在の SONET 伝送網で使用されているバス保護切替機能と同じものであり、バス AIS 信号や閾値を越えるバスのパリティエラー (B3/BIP-2 エラー: STS フォーマットのオーバーヘッドに設けられており、その使用目的は ITU-T で標準化されている) などのバスの障害をトリガーにして切替動作が行われる。上記の VT 交換モジュールや ATM 交換モジュールはバックプレーン上のインタフェースが共通なので、顧客の装置の使用目的に従って、どちらの実装ブロックにも実装可能であり、全て信号を VT アクセスで使用したり、全ての信号を ATM アクセスのために使用することができる。

【0078】各スイッチモジュール (例えば、STS、VT、ATM) の現用及び予備の各モジュールは、分割されたモジュラー構成をとっているため、各モジュール毎に個別に障害の際の予備系への切替を可能とし、障害発生時の切替による影響を最小限にすることができる。例えば ATM スイッチで障害が発生し ATM スイッチモジュールの切替が発生したとしても、STS スイッチ及び VT スイッチには影響を及ぼさない。また柔軟なスイッチメニュー構成をハードの無駄なしに実現可能とし、

冗長を必要としない場合には 2+0 の構成として倍のスイッチ容量を同一装置の中に持たせることが可能である。

【0079】上記の通り、従来の SONET ADM で行われていた STM 信号 (STS、VT) の Add/Drop 機能のほかに、同一装置内で ATM セルレベルの交換を柔軟に行うことが出来る。インタフェースの使用容量も STM 系/ATM 系の任意の組合せで構成することが可能であり、STM のみのサービス、ATM のみのサービスを提供する装置として構成する場合も、従来のそれぞれの専用装置からコスト的にも高価になることなく小型に構成することができる。またネットワークで要求される機器構成に従って、リンクやハードウェア障害時のサービスのサバイバリティを確保する為の冗長度を柔軟に構成/提供することができる。

【0080】

【発明の効果】本発明は、従来の SONET/SDH 伝送装置と同程度の規模、コストで同程度の SONET/SDH 機能を提供しつつ、必要に応じて ATM スイッチ・アクセス機能を段階的かつ柔軟に追加することの出来る装置を提供するものである。

【図面の簡単な説明】

【図 1】本発明にしたがって STM/ATM 交換機能の一つのノード内に混在させた場合のネットワークの構成例を示す図である。

【図 2】本発明の統合ノードの一実施形態を示す図である。

【図 3】図 2 において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図 (その 1) である。

【図 4】図 2 において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図 (その 2) である。

【図 5】図 2 において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図 (その 3) である。

【図 6】図 2 において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図 (その 4) である。

【図 7】図 2 において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図 (その 5) である。

【図 8】図 2 において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図 (その 6) である。

【図 9】各種のサービス信号を収容するインタフェース・モジュールの構成例を示す図 (その 1) である。

【図 10】各種のサービス信号を収容するインタフェース・モジュールの構成例を示す図 (その 2) である。

【図 11】各種のサービス信号を収容するインタフェー

ス・モジュールの構成例を示す図（その3）である。

【図12】物理回線の冗長化構成を説明する図である。

【図13】STSスイッチモジュール詳細構成を示す図である。

【図14】VT交換モジュールの詳細を示す図である。

【図15】ATM交換モジュールの詳細を示す図である。

【図16】STS-N信号のフォーマットを示す図である。

【図17】従来のSTMとATMを混在したネットワーク例を示す図である。

【図18】従来のSTM/ATMハイブリッド交換伝送装置の例を示す図である。

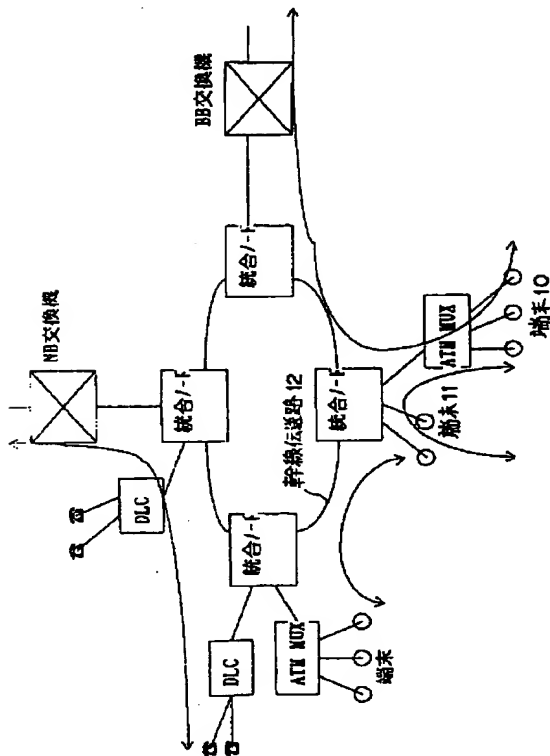
【符号の説明】

10、11、201、202 端末
 21-1~21-m、31-1~31-m インタフェースモジュール
 23、23'、127 STS交換モジュール
 24、24' VT交換モジュール
 25、25' ATM交換モジュール
 32 集中制御モジュール
 90-1~90-n SONET Section / Line 終端部/発生部
 91-1~91-n STS DMUX/MUX部
 92-1~92-(m+n) PTR部
 93 STS MUX/DMUX部
 101-1~101-n DS1 Line 終端部
 102-1~102-n VT MUX/DMUX部
 103-1~103-n セル同期部
 104 STS MUX/DMUX (MAP/DMAP) 部
 110-1~110-n LAN終端部
 111-1~111-n SAR
 112、183 マイクロプロセッサ
 113 STS MAP/DMAP部
 121-1、121-2 光伝送路
 122-1、122-2、134-1、134-2 インタフェースモジュール

123-1、123-2、124、125、129、131、163、167、173、186 制御バス
 126-1、126-2 障害検出部
 128、130 選択回路
 132-1、132-2 送信信号
 133-1、133-2 電気伝送路
 142-1... APS SEL
 144、155 STS DMUX
 145 Dropクロスコネクタ
 146、165-1~165-n PSW
 147、151 STS MUX
 149 スルークロスコネクタ
 150 2:1SEL
 154-1~154-m、169-1~169-n、187-1~187-n SEL
 156 Addクロスコネクタ
 162 DMUX
 164 VTクロスコネクタ
 166 MUX
 172 セルデマッピング
 174 VCC部
 175 バッファ
 176 UPC部
 177 バッファ・コントローラ
 178 Cell Discard部
 179 Multicast部
 180 Rate Calculate部
 181 OAM部
 182 Signaling部
 184 カウンタ
 185 セルマッピング部
 192、193 位相交換手段
 195 時分割スロット交換装置
 196 ATM交換装置
 197 時分割交換装置
 203 BB交換機
 204、206 SONET ADM/MUX
 205 ATM MUX

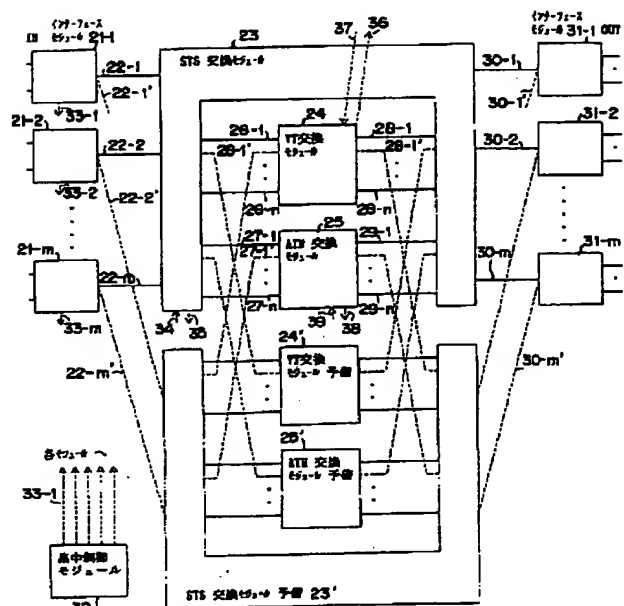
【図1】

本発明にしたがってSTM/ATM交換機能を一つのノード内に混在させた場合のネットワークの構成例を示す図



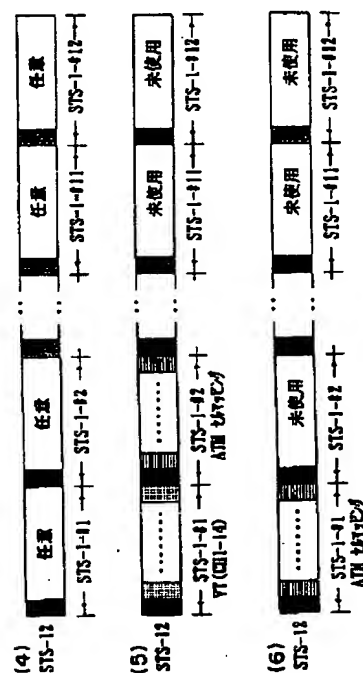
【図2】

本発明の統合ノードの実施形態を示す図



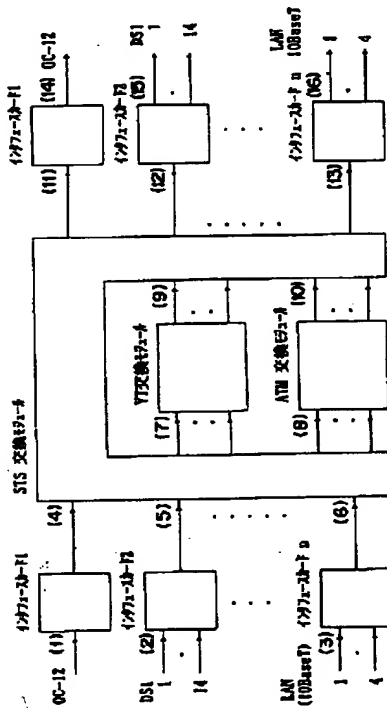
【図5】

図2において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図(その3)



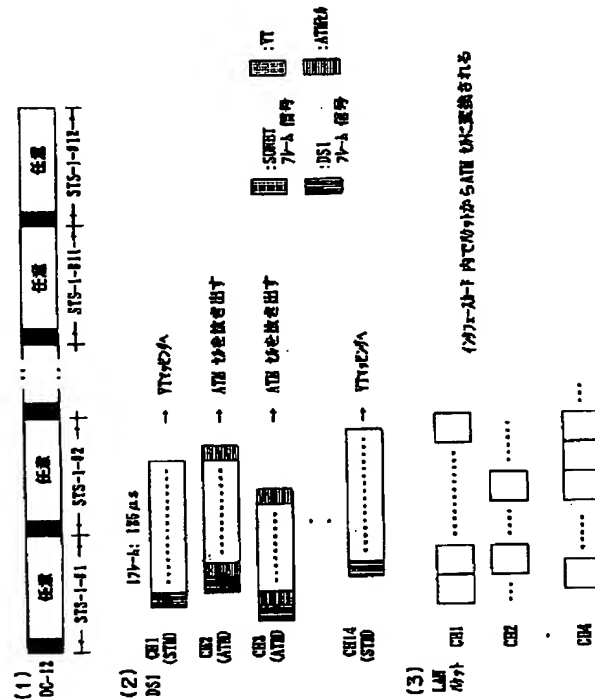
【図3】

図2において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図（その1）



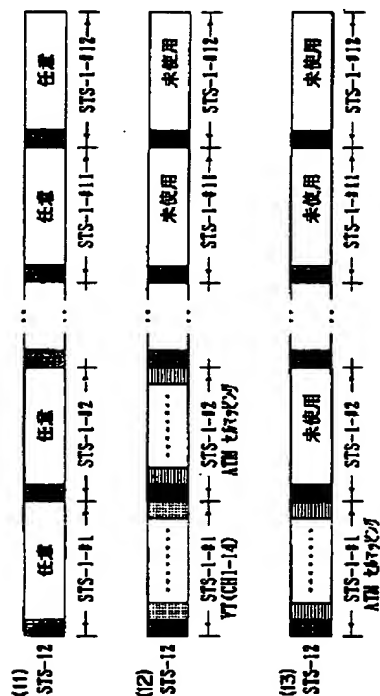
【図4】

図2において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図（その2）



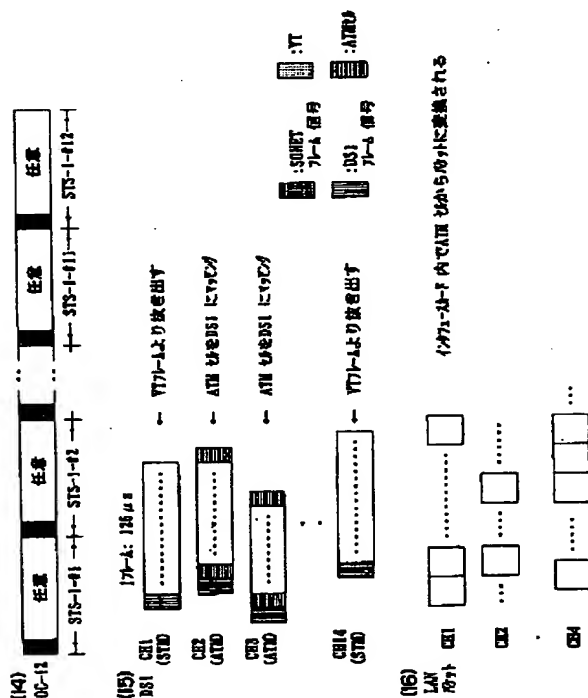
【图7】

図2において、各ポイントにおいてデータフレームがどのように変化していくかを説明する図（その5）



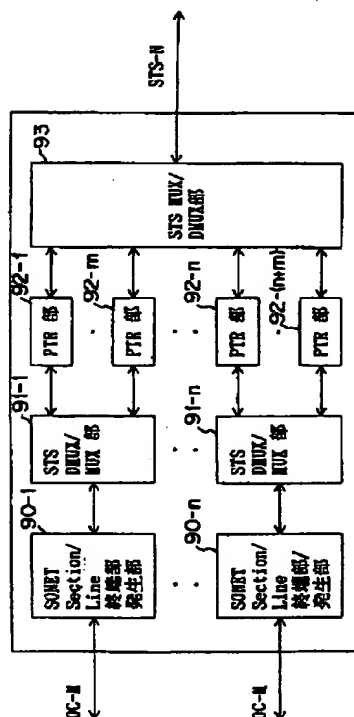
【図 8】

図 2 において、各ポイントにおいてデータフレームが
どのように変化していくかを説明する図（その 6）



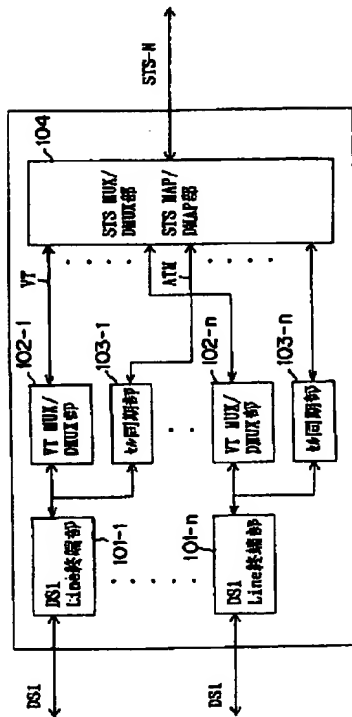
【図 9】

各種のサービス信号を収容する
インタフェース・モジュールの構成例を示す図（その 1）



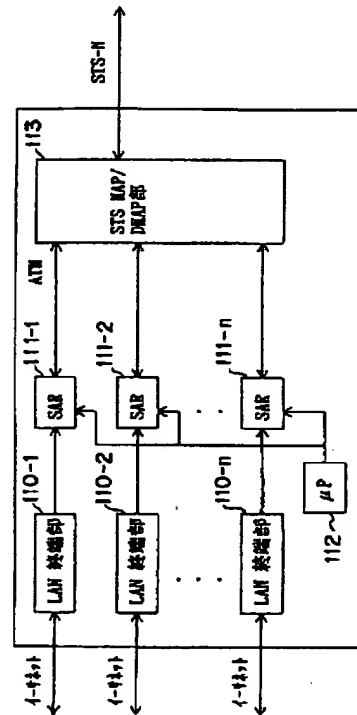
【図10】

各種のサービス信号を収容する
インタフェース・モジュールの構成例を示す図(その2)



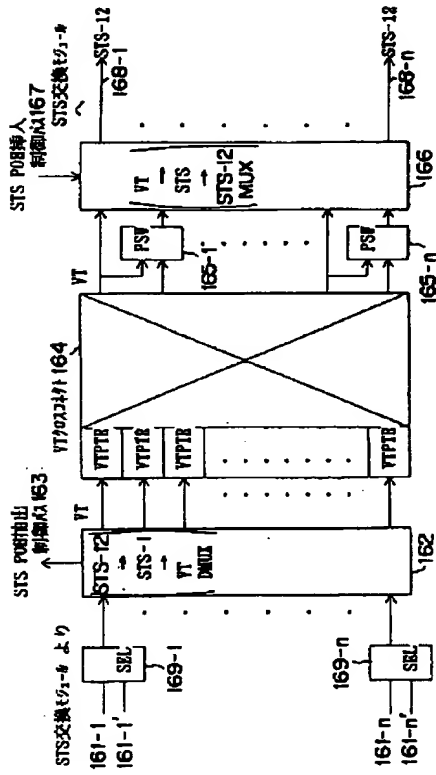
【図11】

各種のサービス信号を収容する
インタフェース・モジュールの構成例を示す図(その3)



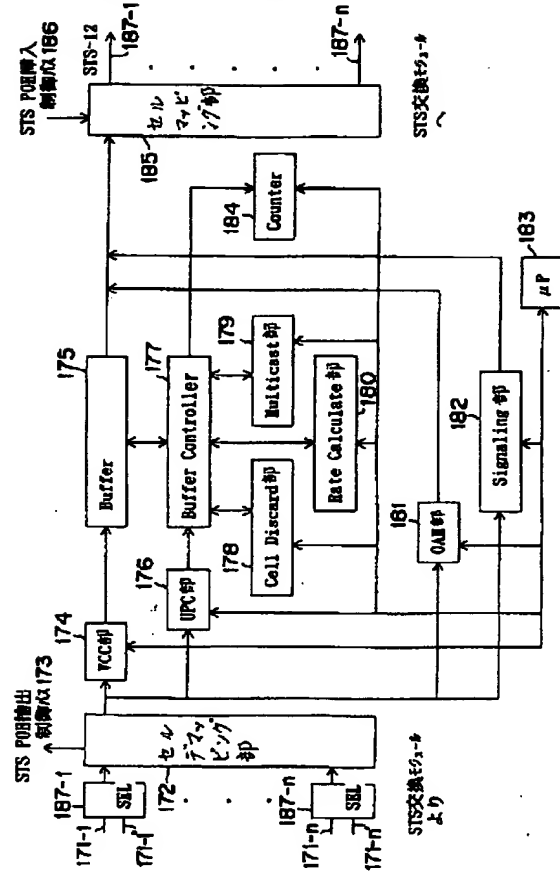
【図14】

VT交換モジュールの詳細を示す図



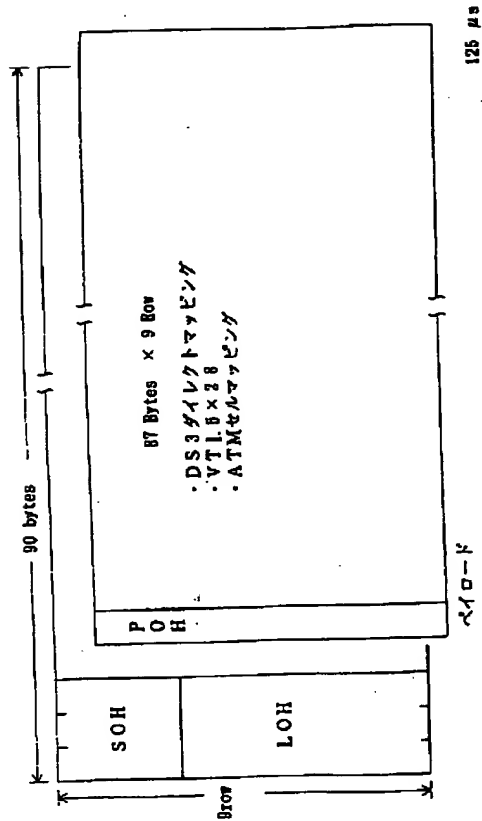
【図15】

ATM交換モジュールの詳細を示す図



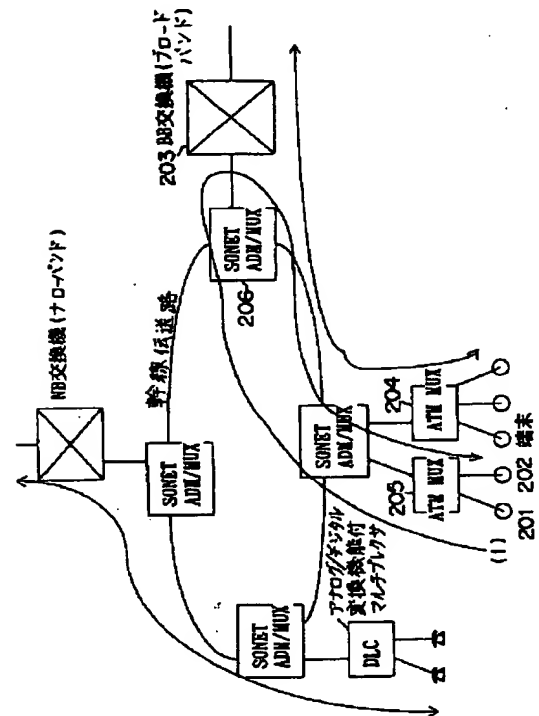
【図16】

STS-N信号のフォーマットを示す図



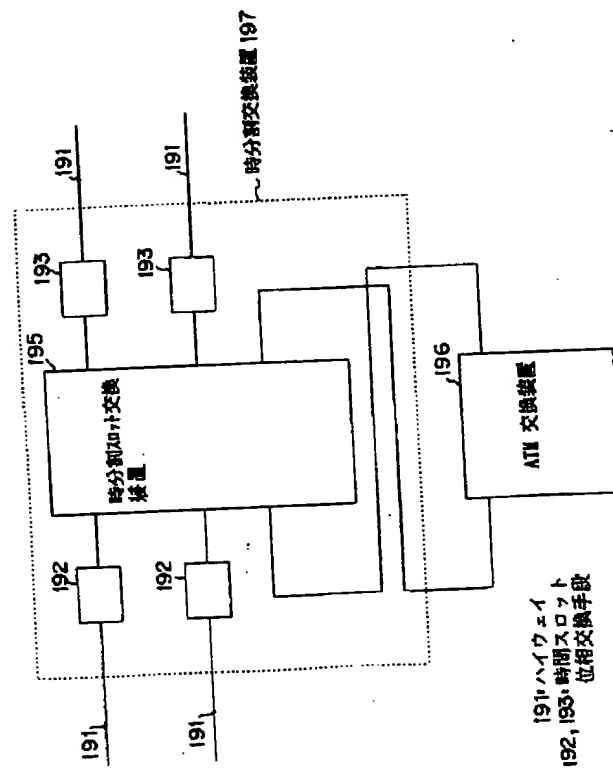
【図17】

従来のSTMとATMを混在したネットワーク例を示す図



【図18】

従来のSTM/ATMハイブリッド交換伝送装置の例を示す図



フロントページの続き

Fターム(参考) 5K028 AA06 BB08 KK35
 5K030 GA05 GA19 HA10 HA11 HA13
 HC06 JL10 MD02
 5K069 AA13 BA10 CB04 DA06 DB41
 DB43 FA15 HA08